

'05年04月28日(木) 19時02分 宛先: CANTOR COLBURN

発信: YKJ&ASSOC.

R:269 P.10

1/1 ページ

esp@cenet document view

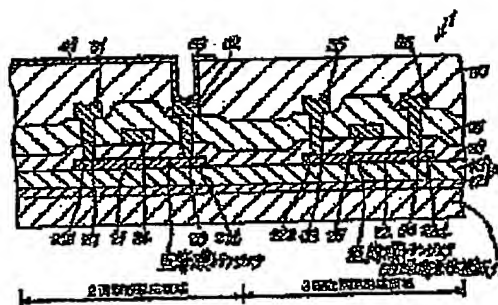
LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURE

Patent number: JP11285000
Publication dates: 1999-09-28
Inventor: IMAI NOBUO
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
- International: G02F1/136; H01L29/786; H01L21/336
- european:
Application number: JP19980069011 19980318
Priority number(s): JP19980069011 19980318

Abstract of JP11285000

PROBLEM TO BE SOLVED: To provide a liquid crystal display device which has thin-film transistors having different properties.

SOLUTION: On a glass substrate 11, an amorphous silicon film is formed, a resist pattern is formed on a pixel formation area 2, and the amorphous silicon film exposed in a driving circuit formation area 3 has its surface oxidized with a O₂ plasma. Resist and the oxidized film are removed to make the film thickness of the amorphous silicon film different between the pixel part formation area 2 and driving circuit formation area 3. The pixel part formation area 2 and driving circuit formation area 3 are made different in the mean crystal particle size of the polycrystalline silicon film by excimer laser annealing. After the polycrystalline silicon film is formed by laser annealing, elements are separated and polycrystalline silicon films 21 and 22 are formed. A gate insulating film 23 and gate electrodes 24 and 25 are formed and source areas 21s and 22s and drain areas 21d and 22d are formed. Inter-layer insulating films 26 and 27, source electrodes 31 and 35, and drain electrodes 32 and 36 are formed. On the inter-layer insulating film 37, a pixel electrode 41 is formed.



Data supplied from the esp@cenet database - Worldwide

...-END-EPDNDNDX=JP11285000&F=8

2005/02/25

'05年04月28日(木) 19時02分 発着: CANTOR COLBURN

発着: YKI&ASSOC.

R: 269

P. 11

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-265000

(43) 公開日 平成11年(1999) 9月28日

(51) Int. Cl.
G 0 2 F 1/136
H 0 1 L 29/786
21/338

識別記号
5 0 0

F I
G 0 2 F 1/136 5 0 0
H 0 1 L 29/78 6 1 2 B
6 1 8 D
6 1 8 Z
6 2 7 Z

審査請求 未請求 請求項の数 8 O L (全 5 頁)

(21) 出願番号 特願平10-69011
(22) 出願日 平成10年(1998) 8月18日

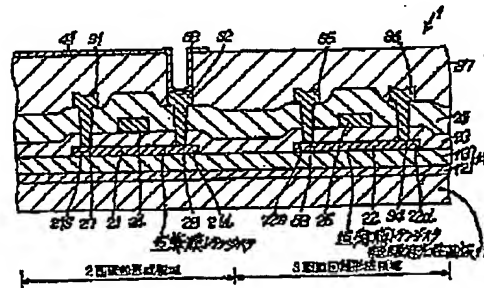
(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72) 発明者 今井 信雄
埼玉県深谷市堀越町一丁目9番2号 株式
会社東芝深谷電子工場内
(74) 代理人 弁理士 藤澤 隆 (外2名)

(54) 【発明の名称】 液晶表示装置およびその製造方法

(57) 【要約】

【課題】 異なる性質の薄膜トランジスタを有する液晶表示装置を提供する。

【解決手段】 ガラス基板11上に非晶質シリコン膜を形成し、画素部形成領域2上にレジストのパターンを形成し、駆動回路形成領域3の露出した非晶質シリコン膜をO₂ プラズマにより表面を酸化させる。レジストおよび酸化膜を除去し、画素部形成領域2および駆動回路形成領域3の非晶質シリコン膜の膜厚を異ならせる。エキシマレーザーアニールで画素部形成領域2と、駆動回路形成領域3との多結晶シリコン膜の平均結晶粒径を異ならせる。レーザーアニールにて多結晶シリコン膜を形成した後、それぞれを素子分離して多結晶シリコン膜21、22を形成する。ゲート電極膜23、ゲート電極24、25を形成し、ソース電極21s、22s およびドレイン電極21d、22dを形成する。層間絶縁膜26、37、ソース電極31、35およびドレイン電極32、36を形成する。層間絶縁膜37上に画素電極41を形成する。



'05年04月28日(木)19時08分 発注: CANTOR COLBURN

発注: YKI&ASSOC.

R:269

P.12

(2)

特開平11-265000

【特許請求の範囲】

【請求項1】 絶縁透光性基板と、

この絶縁透光性基板上に形成された多結晶シリコンの駆動部用薄膜トランジスタを有する駆動回路形成領域と、前記絶縁透光性基板上に形成され前記駆動部用薄膜トランジスタよりリーク電流の小さい多結晶シリコンの画素部用薄膜トランジスタを有する画素部形成領域とを具備したことを特徴とする液晶表示装置。

【請求項2】 画素部用トランジスタおよび駆動部用薄膜トランジスタは、平均粒径および膜厚の少なくともいずれかが異なることを特徴とした請求項1記載の液晶表示装置。

【請求項3】 画素部用薄膜トランジスタは、平均粒径が $0.1\mu\text{m}$ ないし $0.3\mu\text{m}$ で、駆動部用薄膜トランジスタは、平均粒径が $0.5\mu\text{m}$ ないし $2.0\mu\text{m}$ であることを特徴とする請求項1または2記載の液晶表示装置。

【請求項4】 駆動部用薄膜トランジスタの多結晶シリコンの膜厚は、画素部用薄膜トランジスタの多結晶シリコンの膜厚の80%~95%であることを特徴とする請求項1ないし3いずれか記載の液晶表示装置。

【請求項5】 絶縁透光性基板上に非晶質シリコン膜を成膜する工程と、この非晶質シリコン膜に所望の形状のレジストのパターンを形成する工程と、このレジストをマスクとして非晶質シリコン膜の表面を酸化させる工程と、前記レジストおよび非晶質シリコン膜表面に形成された酸化膜を除去し非晶質シリコン膜の膜厚を異ならせる工程と、前記非晶質シリコン膜を結晶化する工程とを具備したことを特徴とする液晶表示装置の製造方法。

【請求項6】 非晶質シリコン上のレジストは、画素部形成領域に形成されることを特徴とする請求項5記載の液晶表示装置の製造方法。

【請求項7】 非晶質シリコン膜の酸化量は、非晶質シリコン膜の膜厚の5%~20%であることを特徴とする請求項5または6記載の液晶表示装置の製造方法。

【請求項8】 O_3 プラズマ、オゾンプラズマおよびオゾン水処理の少なくともいずれかにより非晶質シリコン膜を酸化させることを特徴とする請求項5ないし7いずれか記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、異なる性質の薄膜トランジスタを有する液晶表示装置およびその製造方法に関する。

【0002】

【従来の技術】 一般に、液晶表示装置は、消費電力量、低消費電力の大きな利点を有するため、近年、液晶テレ

ビ、日本語ワードプロセッサあるいはデスクトップパーソナルコンピュータなどのオフィスオートメーション機器の表示装置に用いられ、特に、近年、多結晶シリコンを活性層に使用した薄膜トランジスタもしくは薄膜トランジスタアレイを応用した液晶表示装置が開発されている。

【0003】 また、多結晶シリコンを活性層に使用した薄膜トランジスタは、従来、液晶表示装置の表示部である画素部用スイッチング素子や薄膜トランジスタを集積して画素部スイッチング素子を駆動する駆動回路の駆動部スイッチング素子に適用されている。すなわち、画素部で液晶への電圧印加用の画素部薄膜トランジスタと、この画素部薄膜トランジスタを駆動する駆動部薄膜トランジスタとに用いられている。

【0004】 そして、表示の高品質化に伴ない画素部薄膜トランジスタおよび駆動部薄膜トランジスタはともに高い性能が要求されるが、画素部薄膜トランジスタには印加した電圧を保持するための低いリーク電流が、一方、駆動部薄膜トランジスタは回路の高速動作のための高い電界効果移動度が要求されている。

【0005】 また、プロセス技術の進歩により、低いプロセス温度で絶縁ガラス基板上に高性能な多結晶シリコンの薄膜トランジスタが形成可能である。特に、多結晶シリコンを得る結晶化プロセスが、画相成長法からたとえばエキシマレーザアニール(ELA)法に変わることによって電界効果移動度は $60\text{cm}^2/\text{V}\cdot\text{s}$ 程度までであったのが、 $200\text{cm}^2/\text{V}\cdot\text{s}$ 以上へと大幅に向上している。なお、エキシマレーザアニール法による多結晶化プロセスでは、作製されるシリコンの結晶粒の大きさが薄膜トランジスタの特性に大きな影響を与え、たとえば結晶粒の大きさが $0.3\mu\text{m}\sim 0.4\mu\text{m}$ の多結晶シリコンは電界効果移動度が $200\text{cm}^2/\text{V}\cdot\text{s}$ 程度にも達する。

【0006】

【発明が解決しようとする課題】 しかしながら、電界効果移動度の高い薄膜トランジスタは、電流の流れやすさのためにリーク電流も大きい傾向があり、低いリーク電流が要求される画素部薄膜トランジスタには不向きである問題を有している。

【0007】 上述のように、多結晶シリコンを用いた液晶表示装置は画素部に形成される画素部薄膜トランジスタと、駆動部に形成される駆動部薄膜トランジスタとを同時に作製することが可能であるが、要求される性能には大きな違いがあり、一方、レーザアニールによって結晶化された多結晶シリコンの結晶粒径の大きさは、レーザ照射の際のエネルギー密度、照射回数、非晶質シリコン膜の膜厚などにより大きく異なることができる。

【0008】 本発明は、上記問題点を鑑みなされたもので、異なる性質の薄膜トランジスタを有する液晶表示装置およびその製造方法を提供することを目的とする。

'05年04月28日(木) 19時03分 宛先: CANTOR COLBURN

発信: YKI&ASSOC.

R: 269

P. 13

(3)

特開平11-265000

【0009】

【課題を解決するための手段】本発明は、絶縁透光性基板と、この絶縁透光性基板上に形成された多結晶シリコンの駆動部用薄膜トランジスタを有する駆動回路形成領域と、前記絶縁透光性基板上に形成され前記駆動部用薄膜トランジスタよりリーク電流の小さい多結晶シリコンの画素部用薄膜トランジスタを有する画素部形成領域とを具備したものである。

【0010】そして、駆動部用薄膜トランジスタは通常の電界効果移動度の高いものとし、低リーク電流が要求される画素部用薄膜トランジスタはリーク電流の小さいものとし、表示品質を向上させる。

【0011】また、画素部用薄膜トランジスタおよび駆動部用薄膜トランジスタは、平均粒径および膜厚の少なくともいずれかが異なるものである。

【0012】さらに、画素部用薄膜トランジスタは、平均粒径が0.1 μm ないし0.3 μm で、駆動部用薄膜トランジスタは、平均粒径が0.5 μm ないし2.0 μm であるものである。

【0013】またさらに、駆動部用薄膜トランジスタの多結晶シリコンの膜厚は、画素部用薄膜トランジスタの多結晶シリコンの膜厚の80%～95%であるものである。

【0014】また、絶縁透光性基板上に非晶質シリコン膜を成膜する工程と、この非晶質シリコン膜に所望の形状のレジストのパターンを形成する工程と、このレジストをマスクとして非晶質シリコン膜の表面を酸化させる工程と、前記レジストおよび非晶質シリコン膜表面に形成された酸化膜を除去し非晶質シリコン膜の膜厚を異ならせる工程と、前記非晶質シリコン膜を結晶化する工程とを具備したもので、非晶質シリコンの膜厚を異ならせることにより、また、結晶化の際に非晶質シリコンの膜厚が異なることにより、それぞれ性質の異なる薄膜トランジスタを形成する。

【0015】また、非晶質シリコン上のレジストは、画素部形成領域に形成されるものである。

【0016】さらに、非晶質シリコン膜の酸化量は、非晶質シリコン膜の膜厚の5%～20%であるものである。

【0017】またさらに、 O_2 プラズマ、オゾンプラズマおよびオゾン水処理の少なくともいずれかにより非晶質シリコン膜を酸化させるものである。

【0018】

【発明の実施の形態】以下、本発明の液晶表示装置の一実施の形態を図面を参照して説明する。

【0019】この液晶表示装置は、図2に示すように、薄膜トランジスタアレイ基板1が形成され、この薄膜トランジスタアレイ基板1には平面形状が矩形状の画素部形成領域2、2を有し、これらそれぞれ画素部形成領域2の二辺に沿ってこの画素部形成領域2を駆動する駆動

回路形成領域3が形成されている。

【0020】また、この薄膜トランジスタアレイ基板1の断面形状は、図1に示すように、絶縁透光性基板としての無アルカリガラスあるいはアルカリガラスなどのガラス基板11に、500オングストロームの膜厚の酸化膜12および3000オングストロームの膜厚の酸化膜13を積層したアンダーコート層14が形成され、このアンダーコート層14ではガラス基板11からのナトリウム(Na)などのアルカリ不純物の拡散を防いでいる。なお、このアンダーコート層14は、酸化膜12の単層のみ、酸化膜13の単層のみ、あるいは、酸化膜13が下層で酸化膜12が上層の積層でも同様の効果を得ることができる。

【0021】そして、このアンダーコート層14上には、画素部形成領域2に画素部用薄膜トランジスタ15が形成され、駆動回路形成領域3に駆動部用薄膜トランジスタ16が形成されている。また、画素部用薄膜トランジスタ15には600オングストロームの膜厚で平均粒径が0.25 μm 以下の多結晶シリコンの多結晶シリコン膜21が形成され、駆動部用薄膜トランジスタ16には画素部用薄膜トランジスタ16の多結晶シリコン膜21の80%ないし95%程度、たとえば500オングストロームの膜厚で平均粒径が0.6 μm 以下の多結晶シリコンの多結晶シリコン膜22が形成されている。

【0022】また、これら多結晶シリコン膜21および多結晶シリコン膜22上には、酸化膜のゲート絶縁膜23が形成され、このゲート絶縁膜23上で多結晶シリコン膜21の上方には画素部用薄膜トランジスタ15のゲート電極24が形成され、同様にゲート絶縁膜23上で多結晶シリコン膜22の上方には駆動部用薄膜トランジスタ16のゲート電極25が形成されている。なお、それぞれの多結晶シリコン膜21、22には、イオンが打ち込まれてソース領域21s、22s およびドレイン領域21d、22d が形成される。

【0023】さらに、これらゲート電極24、25を含むゲート絶縁膜23上に、層間絶縁膜26を形成し、これら層間絶縁膜26およびゲート絶縁膜23の多結晶シリコン膜21のソース領域21s およびドレイン領域21d の対応する部分に、コンタクトホール27、28を形成し、これらコンタクトホール27、28にソース領域21s およびドレイン領域21d にオーミック接触する金属製のソース電極31およびドレイン電極32をそれぞれ形成する。また、これら層間絶縁膜26およびゲート絶縁膜23の多結晶シリコン膜22のソース領域22s およびドレイン領域22d の対応する部分に、コンタクトホール33、34を形成し、これらコンタクトホール33、34にソース領域22s およびドレイン領域22d にオーミック接触する金属製のソース電極35およびドレイン電極36をそれぞれ形成する。

【0024】またさらに、これらソース電極31、35およびドレイン電極32、36を含む層間絶縁膜26上に層間絶縁膜37を形成し、画素部形成領域2のドレイン電極32上にコンタクトホール38を形成し、画素部形成領域2の層間

'06年04月28日(木) 19時04分 宛先: CANTOR COLBURN

発信: YKI&ASSOC.

R: 269

P. 14

(4)

特開平11-265000

絶縁膜37上にITO (Indium Tin Oxide) などの透明電極で形成された画素電極41を形成し、薄膜トランジスタアレイ基板1が完成する。

【0025】そして、図示しない対向電極が形成された対向基板を、この薄膜トランジスタアレイ基板1に対向させ、これら薄膜トランジスタアレイ基板1および対向基板間に液晶を挟持させて液晶表示装置を形成する。

【0026】次に、上記実施の形態の製造方法について説明する。

【0027】まず、ガラス基板11上にプラズマCVD装置によって500オングストロームの膜厚で酸化膜12および3000オングストロームの膜厚で酸化膜13を積層して成膜してアンダーコート層14を形成し、このアンダーコート層14上にたとえば600オングストロームの非晶質シリコンを成膜する。

【0028】続いて、500℃で1時間アニールし、非晶質シリコン中の水素を脱離させる。そして、この非晶質シリコン膜の画素部形成領域2上にレジストのパターンを形成し、駆動回路形成領域3の露出した非晶質シリコン膜をたとえば O_2 、プラズマにより非晶質シリコン膜の表面の10%程度の膜厚分を酸化させる。

【0029】その後、レジストおよび非晶質シリコン膜上に形成した酸化膜を除去すると、画素部形成領域2の非晶質シリコン膜の膜厚が600オングストローム、駆動回路形成領域3の非晶質シリコン膜の膜厚が約540オングストロームで形成される。

【0030】そして、レーザー照射によって多結晶シリコン膜21、22を形成し、非晶質シリコン膜の膜厚が異なる画素部形成領域2および駆動回路形成領域3で、同一のエネルギー密度のレーザー照射でも膜厚が異なることで選択的に多結晶シリコンの粒径を異ならせることができる。

【0031】ここで、図3に、 340 mJ/cm^2 の照射エネルギーにて95%オーバーラップさせて20回照射した条件でエキシマレーザーアニールをした場合の、非晶質シリコンの膜厚と平均結晶粒径の関係を示す。すなわち、非晶質シリコンの膜厚が500オングストローム程度の場合に多結晶シリコンの結晶粒径が一番大きくなり、膜厚が厚くなるに従って多結晶シリコンの結晶粒径が小さくなる。

【0032】そして、この 340 mJ/cm^2 の単一の照射エネルギーで、非晶質シリコン膜の膜厚が600オングストロームの画素部形成領域2の多結晶シリコン膜では平均結晶粒径が $0.26\text{ }\mu\text{m}$ 以下となり、非晶質シリコン膜の膜厚が約540オングストロームの駆動回路形成領域3の多結晶シリコン膜では平均結晶粒径が $0.6\text{ }\mu\text{m}$ となる。さらに、このようにエキシマレーザーアニールにて多結晶シリコン膜を形成した後、それぞれを素子分離して多結晶シリコン膜21、22を形成する。

【0033】さらに、プラズマCVD法によって酸化膜のゲート絶縁膜23を形成し、このゲート絶縁膜23上にゲート電極24、25を形成する。

【0034】そして、ゲート電極24、25をマスクとして自己整合で多結晶シリコン膜21、22にp型あるいはn型のイオンを打ち込み、ソース領域21s、22s およびドレイン領域21d、22dを形成する。

【0035】さらに、ゲート電極24、25上に層間絶縁膜26を成膜し、ソース領域21s、22sおよびドレイン領域21d、22dの抵抗を下げる目的でエキシマレーザーアニール処理する。そして、層間絶縁膜26およびゲート絶縁膜23の所定の箇所にコンタクトホール27、28、33、34を形成し、これらコンタクトホール27、33を介して多結晶シリコン膜21、22のソース領域21s、22sにソース電極31、35をオーミック接触させ、また、コンタクトホール28、34を介して多結晶シリコン膜21、22のドレイン領域21d、22dにドレイン電極32、36をオーミック接触させる。

【0036】また、これらソース電極31、35およびドレイン電極32、36を含む層間絶縁膜26上に、層間絶縁膜37を形成し、この層間絶縁膜37にコンタクトホール38を形成し、層間絶縁膜37上に画素電極41を形成してドレイン電極32に画素電極41を接続させ、画素電極41を所定の形状に加工し、薄膜トランジスタアレイ基板1を完成する。

【0037】そして、薄膜トランジスタアレイ基板1に対向基板を重ね合わせ、液晶を注入して貼り合わせることで液晶表示装置が完成する。

【0038】なお、上記実施の形態では、レジストを露出した非晶質シリコン膜を酸化させる際に、 O_2 、プラズマにより酸化させて酸化膜を形成したが、オゾンプラズマあるいは O_3 を主成分とするガスによるプラズマ処理またはオゾン水処理によって酸化させても同様の効果を得ることができる。

【0039】また、非晶質シリコン膜の2種の膜厚でのそれぞれの平均結晶粒径は、エキシマレーザーアニールする際の照射エネルギーおよび照射回数により異なるが、駆動回路形成領域3の非晶質シリコン膜を酸化させて膜厚りさせる厚さは、画素部形成領域2の非晶質シリコン膜の膜厚の5%~20%であることが望ましい。

【0040】さらに、非晶質シリコン膜を酸化させる工程を500℃でアニールする前に行なったが、500℃でアニールした後でもよい。

【0041】また、非晶質シリコン膜を酸化させた後、非晶質シリコン膜上に形成したレジストをマスクとしてたとえばボロンイオンまたはリンイオンを打ち込むことで画素部形成領域2の画素部用薄膜トランジスタ15と駆動回路形成領域3の駆動部用薄膜トランジスタ16とでそれぞれ閾値電圧を独立に制御して設定できる。

【0042】上述のように、画素部形成領域2と駆動回路形成領域3とで、結晶性、すなわち結晶状態の異なる多結晶シリコンを作製することにより、それぞれ要求

'05年04月28日(木) 19時04分 発信: CANTOR COLBURN

発信: YKI&ASSOC.

R:269

P.15

(5)

特開平11-265000

される特性の画素部用薄膜トランジスタ15および駆動部用薄膜トランジスタ16を作製することが可能となり、コントラストの高い高品位な画像表示を実現できる。すなわち、画素部形成領域2の画素部用薄膜トランジスタ15では電界効果移動度を小さくしてリーク電流を小さくし、駆動回路形成領域3の駆動部用薄膜トランジスタ16では電界効果移動度を高くし、液晶表示装置は高品位な画像表示を実現できる。

【0043】

【発明の効果】本発明によれば、駆動部用薄膜トランジスタは通常の電界効果移動度の高いものとし、低リーク電流が要求される画素部用薄膜トランジスタはリーク電流の小さいものとし、表示品質を向上できる。

【0044】また、本発明によれば、非晶質シリコンの膜厚を異ならせることにより、また、結晶化の際に非晶

質シリコンの膜厚が異なることにより、それぞれ性質の異なる薄膜トランジスタを容易に形成できる。

【図面の簡単な説明】

【図1】本発明の液晶表示装置の一実施の形態の薄膜トランジスタアレイ基板を示す断面図である。

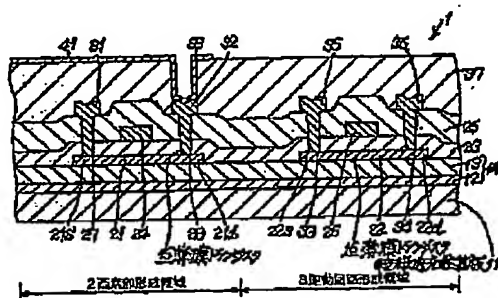
【図2】同上薄膜トランジスタアレイ基板を示す平面図である。

【図3】同上非晶質シリコン膜厚と平均結晶粒径との関係を示すグラフである。

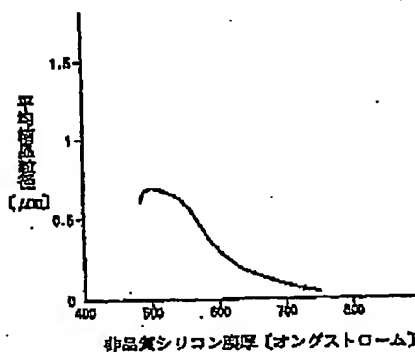
【符号の説明】

- 2 画素部形成領域
- 3 駆動回路形成領域
- 11 絶縁透光性基板としてのガラス基板
- 15, 16 薄膜トランジスタ

【図1】



【図3】



【図2】

